



Ders Adı	Kodu	Yarıyıl	T+U Saat	AKTS	Z / S
İleri Sayısal Tasarım	EEM450	8	3 + 0	5,0	Seçmeli
Birim Bölüm	Elektrik-Elektronik Mühendisliği - Lisans ()				
Amaç	Verilog donanım tanımlama dili kullanarak gelişmiş sayısal sistemlerin tasarımı, benzetimi ve FPGA üzerinde çalıştırılması. FPGA kullanımının yaygınlaştırılması.				
Ders İçeriği	Programlanabilir mantık devreleri (FPGA), Donanım tanımlama dilleri (Verilog, VHDL), Sayısal tasarım, Sentezleme, Tasarım benzetimi, Tasarım doğrulama, Tasarımı entegre üzerine yükleme.				
Ders Kaynakları	Verilog HDL : a guide to digital design, Samir Palnitkar, 1996.				

Hafta	Konu
1	Genel tanıtım
2	Programlanabilir mantık devreleri (FPGA)
3	Programlanabilir mantık devreleri (FPGA)
4	Donanım tanımlama dilleri (Verilog, VHDL) ile sayısal tasarım
5	Donanım tanımlama dilleri (Verilog, VHDL) ile sayısal tasarım
6	Sentezleme
7	Sentezleme
8	Tasarım benzetimi
9	Tasarım benzetimi
10	Tasarım doğrulama
11	Tasarım doğrulama
12	Tasarımı entegre üzerine yükleme
13	Tasarımı entegre üzerine yükleme
14	Tasarımı entegre üzerinde çalıştırma

Program Çıktıları

1	Matematik, fen bilimleri ve elektrik-elektronik mühendisliğine özgü konularda yeterli bilgi birikimi ve bu alanlardaki kuramsal ve uygulamalı bilgileri karmaşık mühendislik problemlerinde kullanabilme becerisi kazandırmıştır.
2	Karmaşık mühendislik problemlerini saptama, tanımlama, formüle etme ve çözüme becerisi ile bu amaç için uygun analiz ve modelleme yöntemlerini seçme ve uygulama becerisi kazandırmıştır.
3	Karmaşık bir sistemi, süreci, cihaz veya ürünü gerçekçi kısıtlar ve koşullar altında, belirli gereksinimleri karşılayacak şekilde tasarlama becerisi ve modern tasarım yöntemlerini uygulama becerisi kazandırmıştır.
4	Mühendislik uygulamalarında karşılaşılan karmaşık problemlerin analizi ve çözümünü için ihtiyaç duyulan modern teknik ve araçları geliştirme, seçme ve kullanma becerisi ile bilişim teknolojilerini etkin bir biçimde kullanma becerisi kazandırmıştır.
5	Karmaşık mühendislik problemlerinin veya elektrik-elektronik mühendisliği alanına özgü araştırma konularının incelenmesi amacıyla deney tasarlama, deney yapma, veri toplama, sonuçları analiz etme ve yorum yapabilme becerisi kazandırmıştır.
6	Disiplin içi ve çok disiplinli takımlarda etkin biçimde çalışabilme becerisi ve bireysel çalışma becerisi kazandırmıştır.
7	Türkçe sözlü ve yazılı etkin iletişim kurma becerisi, etkin biçimde rapor yazma, yazılı raporları anlama, tasarım ve üretim için rapor hazırlayabilme, etkin sunum yapabilme, açık ve anlaşılır bir biçimde talimat verebilme ve alabilme becerisi kazandırmıştır.
8	En az bir yabancı dilde teknik konularla ilgili sözlü ve yazılı etkin iletişim kurma becerisi kazandırmıştır.
9	Yaşam boyu öğrenmenin gerekliliği bilinci ile bilgiye erişebilme, bilim ve teknolojideki gelişmeleri takip ederek kendini sürekli biçimde yenileme becerisi kazandırmıştır.
10	Etik ilkelerine uygun davranma yeteneği, mesleki ve etik sorumluluk bilinci ve mühendislik alanlarında kullanılan standartlar hakkında bilgi kazandırmıştır.
11	İş hayatındaki uygulamalar (proje yönetimi, risk yönetimi, değişiklik yönetimi gibi) ve sürdürülebilir kalkınma hakkında bilgi ile girişimcilik ve yenilikçilik konularında farkındalık kazandırmıştır.
12	Mühendislik uygulamalarının sağlık, çevre ve güvenlik üzerindeki etkileri (toplumsal ve evrensel boyutlarıyla) ile çağın mühendislik alanına yansıyan sorunları hakkında bilgi ve mühendislik çözümlerinin hukuksal sonuçları hakkında farkındalık kazandırmıştır.

Ders Öğrenme Çıktısı - Program Çıktıları (1 -5 Puan Aralığı)

Ders Öğrenme Çıktısı	PÇ1	PÇ2	PÇ3	PÇ4	PÇ5	PÇ6	PÇ7	PÇ8	PÇ9	PÇ10	PÇ11	PÇ12
Verilog dili ile donanım tanımlar, benzetim ve sentezleme yapar ve FPGA üzerinde gerçekler.	-	-	-	-	-	-	-	-	-	-	-	-
Verilog donanım tanımlama dilini, FPGA yapılarını, benzetim ve sentezleme programlarını öğrenir.	-	-	-	-	-	-	-	-	-	-	-	-